

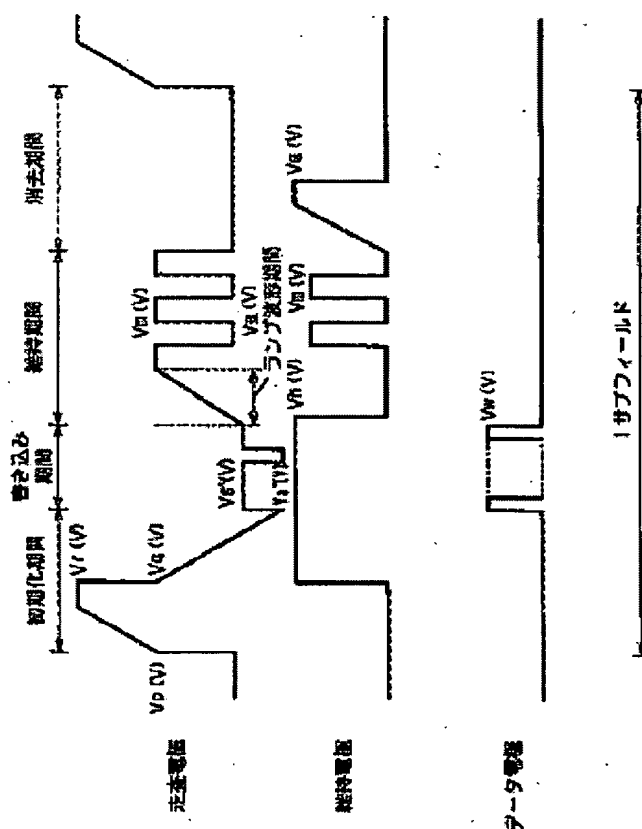
PLASMA DISPLAY DEVICE AND ITS DRIVE METHOD

Patent number: JP2001228821
Publication date: 2001-08-24
Inventor: MASUDA SHINJI; OKUMURA SHIGEYUKI; OGAWA KENJI
Applicant: MATSUSHITA ELECTRIC IND CO LTD
Classification:
 - international: G09G3/28; G09G3/20
 - european:
Application number: JP20000037645 20000216
Priority number(s): JP20000037645 20000216

Report a data error here

Abstract of JP2001228821

PROBLEM TO BE SOLVED: To provide a plasma display device which is capable of reducing visibility of a black display and also is capable of suppressing erroneous discharge in electrodes at which writings are not performed, and to provide its drive method. **SOLUTION:** In this plasma display device, weak discharge is made to be generated between a scanning electrode 4 and a sustaining electrode 5 and between the scanning electrode 4 and a data electrode 8, by applying a low level voltage $V_{a'}$ (V) which is lower than a low-level voltage V_a (V) in the sustaining period to the scanning electrode 4 and by raising slowly the first sustaining pulse which is impressed on the scanning electrode 4 in the sustaining period from a voltage $V_{s'}$ (V) to a voltage V_m (V) with a ramped waveform in a writing period.



Data supplied from the esp@cenet database - Worldwide

(19) 日本特許庁 (J P) (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-228821

(P2001-228821A)

(43) 公開日 平成13年8月24日 (2001.8.24)

(51) Int. Cl. ⁷	識別記号	FI	パロト (参考)
G09G 3/28	641	G09G 3/20	641E 5C080
	3/20		K

審査請求 未請求 請求項の概7 OL (全21頁)

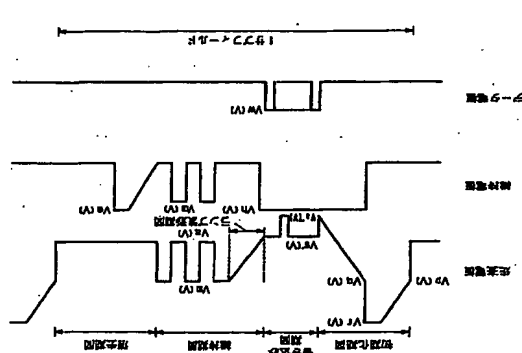
(21) 出願番号	特開2000-37645 (P2000-37645)	(71) 出願人	00005321 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日	平成12年2月16日 (2000.2.16)	(72) 発明者	増田 真司 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(72) 発明者	奥村 茂行 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(74) 代理人	10098305 弁理士 福島 祥人

(54) 発明の名称 プラズマディスプレイ装置およびその駆動方法

(57) 要約

【課題】 黒表示の短絡性を低下せよとにも、書き込みが行われていない電極での黒放電を抑制することができ、プラズマディスプレイ装置およびその駆動方法を提供する。

【解決手段】 書き込み期間において維持期間におけるローレベル電圧 V_{0a} (V) より低いローレベル電圧 $V_{0a'}$ (V) が走査電極4に印加され、維持期間に走査電極4に印加する最初の維持パルスを電圧 V_{0a} (V) から電圧 V_m (V) までラング波形状により緩やかに上昇させ、走査電極4と維持電極5との間および走査電極4とデータ電極8との間に黒線放電を発生させる。



【特許請求の範囲】

【請求項1】 各フィールドを複数のサブフィールドに分けて、隣接表示を行うプラズマディスプレイ装置であって、

第1の方向に配列される複数の第1の電極と、

前記第1の方向と交差する第2の方向に配列される複数の第2の電極と、

前記複数の第1の電極とそれぞれ対になるように配列される複数の第3の電極と、

維持期間において前記第1の電極に印加されるローレベル電圧より低いローレベル電圧を書き込み期間において前記第1の電極に印加する電圧印加手段と、

初期化期間終了後から次のサブフィールドまでの間に前記第1の電極と前記第3の電極との間の電圧を徐々に変化させて前記第1の電極と前記第3の電極との間に黒線放電を発生させる黒線放電発生手段とを備えることを特徴とするプラズマディスプレイ装置。

【請求項2】 前記黒線放電発生手段は、維持期間に前記第1の電極と前記第2の電極との間の電圧および前記第1の電極と前記第3の電極との間の電圧を徐々に変化させて前記第1の電極と前記第2の電極との間および前記第1の電極と前記第3の電極との間に黒線放電を発生させる維持期間黒線放電発生手段を含むことを特徴とするプラズマディスプレイ装置。

【請求項3】 前記維持期間黒線放電発生手段は、維持期間の最初に前記第1の電極にラング波形状を印加するラング波印加手段を含むことを特徴とする請求項2記載のプラズマディスプレイ装置。

【請求項4】 前記維持期間黒線放電発生手段は、維持期間の最初に前記第1の電極に充放電波形を印加する充放電波形印加手段を含むことを特徴とする請求項2記載のプラズマディスプレイ装置。

【請求項5】 前記黒線放電発生手段は、フィールド間の最後のサブフィールド期間と次のフィールド期間の最初のサブフィールド期間との間に前記第1の電極と前記第3の電極との間の電圧を徐々に変化させて前記第1の電極と前記第3の電極との間に黒線放電を発生させる第1の黒線放電発生手段を含むことを特徴とする請求項1記載のプラズマディスプレイ装置。

【請求項6】 前記黒線放電発生手段は、フィールド間の最後のサブフィールド期間と次のフィールド期間の最初のサブフィールド期間との間に前記第1の電極をカソードおよび前記第2の電極をアノードとして前記第1の電極と前記第2の電極との間に黒線放電を発生させる第2の黒線放電発生手段をさらに含むことを特徴とする請求項5記載のプラズマディスプレイ装置。

【請求項7】 第1の方向に配列される複数の第1の電極と、前記第1の方向と交差する第2の方向に配列される複数の第2の電極と、前記複数の第1の電極とそれぞれ対になるように配列される複数の第3の電極とを備え

るプラズマディスプレイ装置の駆動方法であって、維持期間において前記第1の電極に印加されるローレベル電圧より低いローレベル電圧を書き込み期間において前記第1の電極に印加するステップと、

初期化期間終了後から次のサブフィールドまでの間に前記第1の電極と前記第3の電極との間の電圧を徐々に変化させて前記第1の電極と前記第3の電極との間に黒線放電を発生させるステップとを含むことを特徴とするプラズマディスプレイ装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、放電を制御することにより画像を表示するプラズマディスプレイ装置およびその駆動方法に関するものである。

【0002】

【従来の技術】 図14は、従来のAC型プラズマディスプレイパネル（以下、パネルという）の一部構造図である。

【0003】 図14に示すように、第一のガラス基板1上には陰極層2および保護膜3で覆われた走査電極4と維持電極5とが対を成して互いに平行に付設されている。第二のガラス基板6上には陰極層7で覆われたデータ電極8が付設され、データ電極8の間の陰極層7上にデータ電極8と平行して隔壁9が設けられている。

また、陰極層7の裏面および隔壁9の側面にかけて蛍光体10が設けられ、走査電極4および維持電極5とデータ電極8とが直交するように第一のガラス基板1と第二のガラス基板6との交差部は放電空間11を挟んで対向して配列されている。放電空間11には、放電ガスとして、ヘリウム、ネオン、アルゴン、キセノンの少なくとも一種の希ガスが封入されており、隣接する二つの隔壁9に挟まれ、データ電極8と対向する向きをなす走査電極4と維持電極5との交差部の放電空間11は放電セル12が構成されている。

【0004】 次に、このパネルの電極配列図を図15に示す。図15に示すように、このパネルの電極配列はM×Nのマトリクス構成であり、列方向にはM列のデータ電極D1～DMが配列されており、行方向にはN行の走査電極SCN1～SCNNおよび維持電極SUS1～SUSNが配列されている。また、図14に示した放電セル12は図15に示すように構成されている。

【0005】 このパネルを駆動するための従来の駆動方法による駆動タイミング図を図16に示す。この駆動方法では256期間の黒線表示を行うためのものであり、1フィールド期間を8個のサブフィールドで構成している。以下、従来のパネルの駆動方法について図14ないし図16を用いて説明する。

【0006】 図16に示すように、第1ないし第8のサブフィールドはそれぞれ初期化期間、書き込み期間、維持期間および消去期間から構成されている。まず、第1

のサブフィールドにおける動作について説明する。

【0007】図16に示すように、初期化期間の前半の初期化動作において、すべてのデータ電極D1～DMにおける走査電極SUS1～SUSNを0(V)を、第一行目の走査電極SCN1～SCNNに、すなわち、すべての走査電極SUS1～SUSNに対して放電開始電圧以下となる電圧V₀(V)から、放電開始電圧を越える電圧V₁(V)に向かって線やがに上昇するランパ電圧を印加する。このランパ電圧が上昇する間に、すべての走査電極D1～DMにおける走査電極SCN1～SCNNからすべてのデータ電極D1～DMおよびすべての走査電極SUS1～SUSNにそれぞれ一回目の微弱な初期化放電が起こり、走査電極SCN1～SCNN上の保膜層3の表面に負の電圧が蓄積されるとともに、データ電極D1～DM上の絶縁体層7の表面および走査電極SUS1～SUSN上の保膜層3の表面には正の電圧が蓄積される。

【0008】さらに、初期化期間の後半の初期化動作において、すべての走査電極SUS1～SUSNを正電圧V_h(V)に保ち、すべての走査電極SCN1～SCNNには、すべての走査電極SUS1～SUSNに対して放電開始電圧以下となる電圧V_q(V)から放電開始電圧を越える0(V)に向かって線やがに下降するランパ電圧を印加する。このランパ電圧が下降する間に、再びすべての走査電極D1～DMにおける走査電極SUS1～SUSNからすべての走査電極SCN1～SCNNにそれぞれ二回目の微弱な初期化放電が起こり、走査電極SCN1～SCNN上の保膜層3の表面に負の電圧および走査電極SUS1～SUSN上の保膜層3の表面の正の電圧が弱められる。一方、データ電極D1～DM上の絶縁体層7の表面の正の電圧はそのまま保たれる。以上により初期化期間の初期化動作が終了する。

【0009】次の書き込み期間の書き込み動作において、すべての走査電極SCN1～SCNNを電圧V₀(V)に保持し、データ電極D1～DMのうち、第一行目に表示すべき放電セル12に対応する所定のデータ電極に正の書き込み電圧V_w(V)を、第一行目の走査電極SCN1～SCNNに書き込み電圧V₀(V)をそれぞれ印加する。このとき、所定のデータ電極と走査電極SCN1との交差部における絶縁体層7の表面と走査電極SUS1上の保膜層3の表面との間の電圧は、書き込みパルス電圧V_w(V)にデータ電極D1～DM上の絶縁体層7の表面の正の電圧が加算されたものとなるため、この交差部において、所定のデータ電極と走査電極SCN1との間および走査電極SUS1と走査電極SCN1上の保膜層3の表面に負電圧が蓄積され、書き込み放電が起こったデータ電極上の絶縁体層7の表面に負電圧が蓄積される。

【0010】次に、データ電極D1～DMのうち、第二行目に表示すべき放電セル12に対応する所定のデータ電極に正の書き込み電圧V_w(V)を、第二行目の走査電極SCN2に書き込み電圧V₀(V)をそれぞれ印加する。このとき、所定のデータ電極と走査電極SCN2との交差部における絶縁体層7の表面と走査電極SCN2上の保膜層3の表面との間の電圧は、書き込みパルス電圧V_w(V)に所定のデータ電極上の絶縁体層7の表面の正の電圧が加算されたものとなるため、この交差部において、所定のデータ電極と走査電極SCN2との間および走査電極SUS2と走査電極SCN2との間に書き込み放電が起こり、この交差部の走査電極SCN2上の保膜層3の表面に正電圧が蓄積され、走査電極SUS2上の保膜層3の表面に負電圧が蓄積される。

【0011】同様な動作が引き続いて行われ、最後に、データ電極D1～DMのうち、第N行目に表示すべき放電セル12に対応する所定のデータ電極に正の書き込みパルス電圧V_w(V)を、第N行目の走査電極SCNNに書き込み電圧V₀(V)を、第N行目の走査電極SCNNと交差部において、所定のデータ電極と走査電極SCNNとの間および走査電極SUSNと走査電極SCNNとの間に書き込み放電が起こり、この交差部の走査電極SCNN上の保膜層3の表面に正電圧が蓄積され、走査電極SUSN上の保膜層3の表面に負電圧が蓄積され、書き込み放電が起こったデータ電極上の絶縁体層7の表面に負電圧が蓄積される。以上により書き込み期間における書き込み動作が終了する。

【0012】続く維持期間において、まず、すべての走査電極SCN1～SCNNおよび維持電極SUS1～SUSNを0(V)に一旦戻した後、すべての走査電極SCN1～SCNNに正の維持パルス電圧V_m(V)を印加すると、書き込み放電を起こした放電セル12における走査電極SCN1～SCNN上の保膜層3と維持電極SUS1～SUSN上の保膜層3との間の電圧は、維持パルス電圧V_m(V)に、書き込み期間において蓄積された走査電極SCN1～SCNN上の保膜層3の表面の正電圧および維持電極SUS1～SUSN上の保膜層3の表面の負電圧が加算されたものとなる。このため、書き込み放電を起こした放電セルにおいて、走査電極SCN1～SCNNと維持電極SUS1～SUSNとの間に維持放電が起こり、この維持放電を起こした放電セルにおける走査電極SCN1～SCNN上の保膜層3の表面に負電圧が蓄積され、維持電極SUS1～SUSN上の保膜層3の表面に正電圧が蓄積される。その後、維持パルス電圧は0(V)に戻る。

【0013】続いて、すべての維持電極SUS1～SUSNに正の維持パルス電圧V_m(V)を印加すると、維持電極SUS1～SUSN上の保膜層3と走査電極SCN1～SCNNとの間に維持放電が停止する。以上により書き込み期間における書き込み動作が終了する。

N上の保膜層3との間の電圧は、維持パルス電圧V_m(V)に、直前の維持放電によって蓄積された走査電極SCN1～SCNN上の保膜層3の表面の負電圧および維持電極SUS1～SUSN上の保膜層3の表面の正電圧が加算されたものとなる。このため、この維持放電を起こした放電セルにおいて、維持電極SUS1～SUSNと走査電極SCN1～SCNNとの間に維持放電が起こることにより、その放電セルにおける維持電極SUS1～SUSN上の保膜層3の表面に負電圧が蓄積され、走査電極SCN1～SCNN上の保膜層3の表面に正電圧が蓄積される。その後、維持パルス電圧は0(V)に戻る。

【0014】以降同様にして、すべての走査電極SCN1～SCNNとすべての維持電極SUS1～SUSNとに正の維持パルス電圧V_m(V)を交互に印加することにより、維持放電が継続して行われ、維持期間の最終において、すべての走査電極SCN1～SCNNに正の維持パルス電圧V_m(V)を印加すると、維持放電を起こした放電セル12における走査電極SCN1～SCNN上の保膜層3と維持電極SUS1～SUSN上の保膜層3との間の電圧は、維持パルス電圧V_m(V)に、直前の維持放電によって蓄積された走査電極SCN1～SCNN上の保膜層3の表面の正電圧と維持電極SUS1～SUSN上の保膜層3の表面の負電圧が加算されたものとなる。このため、この維持放電を起こした放電セルにおいて、走査電極SCN1～SCNNと維持電極SUS1～SUSNとの間に維持放電が起こることにより、その放電セルにおける走査電極SCN1～SCNN上の保膜層3の表面に負電圧が蓄積され、維持電極SUS1～SUSN上の保膜層3の表面に正電圧が蓄積される。その後、維持パルス電圧は0(V)に戻る。以上により維持期間の維持動作が終了する。この維持放電により発生する紫外線を除き、励起された蛍光体10からの可視発光を表示に用いている。

【0015】続く消去期間において、すべての維持電極SUS1～SUSNに0(V)から電圧V₀(V)に向かって線やがに上昇するランパ電圧を印加すると、維持放電を起こした放電セル12において、走査電極SCN1～SCNN上の保膜層3と維持電極SUS1～SUSN上の保膜層3との間の電圧は、維持期間の最終時点における、走査電極SCN1～SCNN上の保膜層3の表面の負電圧および維持電極SUS1～SUSN上の保膜層3の表面の正電圧がこのランパ電圧に算入されたものとなる。このため、維持放電を起こした放電セルにおいて、維持電極SUS1～SUSNと走査電極SCN1～SCNNとの間に微弱な消去放電が起こり、走査電極SCN1～SCNN上の保膜層3の表面の負電圧と維持電極SUS1～SUSN上の保膜層3の表面の正電圧が弱められて維持放電は停止する。以上により消去期間における消去動作が終了する。

【0016】ただし、以上の動作において、表示が行わ

れない放電セルに関しては、初期化期間に初期化放電は起こるが、書き込み放電、維持放電および消去放電は行われず、表示が行われない放電セルの走査電極SCN1～SCNNと維持電極SUS1～SUSN上の保膜層3の表面の電圧は、およびデータ電極D1～DM上の絶縁体層7の表面の電圧は、初期化期間の終了時の状態のままで保たれる。

【0017】以上のすべての動作により第1のサブフィールドにおける一面が表示される。以下、同様動作が、第2のサブフィールドから第8のサブフィールドにわたって行われる。これらのサブフィールドにおいて表示される放電セルの精度は、維持パルス電圧V_m(V)の印加回数により定まる。従って、詳しい説明を省略するが、例えば、各サブフィールドにおける維持パルス電圧の印加回数を適宜設定して、1フィールド期間に維持放電による精度が20、21、22、…、27である8個のサブフィールドで構成することにより、28＝256段階の階層表示が可能になる。

【0018】以上説明した従来の駆動方法においては、パネルに表示する放電セルが全くない、いわゆる黒画面の表示においては、書き込み期間の書き込み放電、維持期間の維持放電および消去期間の消去放電が起こらず、初期化期間の初期化放電のみが起こり、この初期化放電が微弱であり、その放電発光もまた微弱であるために、パネルのコントラストが高いという特徴がある。例えば、480行、852×3列のマトリクス構成を成す42" AC型プラズマディスプレイパネルにおいて、1フィールド期間を8個のサブフィールドで構成して256階層表示を行った場合、各サブフィールドの初期化期間における二回の初期化放電による発光輝度は0.15cd/m²である。したがって、8個のサブフィールドの合計は0.15×8＝1.2cd/m²となり、最大輝度は420cd/m²であるので、このパネルのコントラストは420/1.2＝350:1となり、かなり高い値のコントラストが得られる。

【0019】

【発明が解決しようとする課題】しかしながら、上記従来の駆動方法においては、通常の黒画面でパネル表示を行った場合にはかなり高いコントラストが得られるが、サブフィールド毎に必ず二回の初期化放電が起こり、周囲が暗いところでパネル表示する場合において、この微弱な初期化放電による発光さえも目立つほど輝度が高く、余り明るくない場所でもパネル表示の場

合には黒表示の視認性がある。また、パネルの発光効率を上げるために各電極間の距離を広げると、それに伴ってパネル駆動のために高電圧が必要となり、微弱な初期化放電といえど発光はますます強まり、いっそ黒の視認性が強まってくる。

【0020】このため、初期化放電の回数を減らす、あるいは、初期化期間に印加する電圧を低くするという方

法で黒レベルの改善がなされているが、そのためには、走査電極間の書き込み期間のローレベル電圧を維持期間のローレベル電圧より低くした駆動波形にするのが実用的である。しかしながら、この場合、書き込みがない電圧を除去することができ、書き込みが行われていない電圧を除去することができ、書き込みが行われていない電圧での駆動電圧を抑制することができる。

【0026】(3) 第3の発明
第3の発明に係るプラズマディスプレイ装置は、第2の発明に係るプラズマディスプレイ装置の構成において、維持期間微弱放電発生手段は、維持期間の最初に第1の電極にランパ波形を印加するランパ波形印加手段を含むものである。この場合、ランパ波形により安定に微弱放電を発生させることができる。

【0027】(4) 第4の発明
第4の発明に係るプラズマディスプレイ装置は、第2の発明に係るプラズマディスプレイ装置の構成において、維持期間微弱放電発生手段は、維持期間の最初に第1の電極に充放電波形を印加する充放電波形印加手段を含むものである。

【0028】この場合、充放電波形を用いているので、抵抗および容量を用いて回路を構成することができ、回路構成を簡略化することができる。

【0029】(5) 第5の発明
第5の発明に係るプラズマディスプレイ装置は、第1の発明に係るプラズマディスプレイ装置の構成において、微弱放電発生手段は、フィールド期間の最後のサブフィールド期間と次のフィールド期間の最初のサブフィールド期間との間に第1の電極と第3の電極との間の電圧を徐々に変化する第1の電極と第3の電極との間に微弱放電を発生させる第1の電極と第3の電極との間に微弱放電発生手段を含むものである。

【0030】この場合、フィールド期間の最後のサブフィールド期間と次のフィールド期間の最初のサブフィールド期間との間に第1の電極と第3の電極との間の電圧を徐々に変化する第1の電極と第3の電極との間に微弱放電を発生させる第1の電極と第3の電極との間に微弱放電発生手段は、第1および第3の電極の間に微弱放電を発生させる第1の電極と第3の電極との間に微弱放電発生手段を除去することができ、書き込みが行われていない電圧での駆動電圧を抑制することができる。

【0031】(6) 第6の発明
第6の発明に係るプラズマディスプレイ装置の駆動方法は、第5の発明に係るプラズマディスプレイ装置の構成において、微弱放電発生手段は、フィールド期間の最後のサブフィールド期間と次のフィールド期間の最初のサブフィールド期間との間に第1の電極と第2の電極と第2の電極をアノードとして第1の電極と第2の電極との間に微弱放電を発生させる第2の電極放電発生手段をさらに含むものである。

【0032】この場合、フィールド期間の最後のサブフィールド期間と次のフィールド期間の最初のサブフィールド期間との間に第1の電極をカソードおよび第2の電極をアノードとして第1の電極と第2の電極との間に電

弱放電を発生させているので、放電ガスを活性化させることができ、後述の初期化期間に所定の駆動電圧を安定に形成することができるとともに、微弱放電を抑制することができ、書き込みが行われていない電圧での駆動電圧を抑制することができる。

【0033】(7) 第7の発明
第7の発明に係るプラズマディスプレイ装置の駆動方法は、第1の方向に配列される複数の第1の電極と、第1の方向と交差する第2の方向に配列される複数の第2の電極と、複数の第1の電極とそれぞれ対になるように配列される複数の第3の電極とを備えるプラズマディスプレイ装置の駆動方法であって、維持期間において第1の電極に印加されるローレベル電圧より低いローレベル電圧を書き込み期間において第1の電極に印加するステップと、初期化期間終了後から次のサブフィールドまでの間に第1の電極と第3の電極との間の電圧を徐々に変化する第1の電極と第3の電極との間に微弱放電を発生させる第1の電極と第3の電極との間に微弱放電を発生させるステップとを含むものである。

【0034】本発明に係るプラズマディスプレイ装置の駆動方法においては、維持期間におけるローレベル電圧より低いローレベル電圧が書き込み期間において第1の電極に印加され、初期化放電回路を減少させることができるとともに、初期化期間に印加する電圧を低下させることができ、黒表示の増感性を低下させることができる。また、初期化期間終了後から次のサブフィールドまでの間に第1の電極と第3の電極との間の電圧を徐々に変化する第1の電極と第3の電極との間に微弱放電を発生させているので、第1の電極と第3の電極との間の電圧を徐々に低下させることができ、書き込みが行われていない電圧での駆動電圧を抑制することができる。この結果、黒表示の増感性を低下させるとともに、書き込みが行われていない電圧での駆動電圧を抑制することができる。

【0035】以下、本発明によるプラズマディスプレイ装置の一例としてA-C型プラズマディスプレイ装置について説明する。本発明のプラズマディスプレイ装置は、テレビジョン受像機およびコンピュータ端末等の画像表示装置に好適に用いられるものである。

【0036】(第1の実施形態)
【0037】(第1の実施形態) まず、本発明の第1の実施形態によるプラズマディスプレイ装置の構成について説明する。図1は、本発明の第1の実施形態によるプラズマディスプレイ装置の構成を示すブロック図である。

【0038】図1のプラズマディスプレイ装置は、PDP(プラズマディスプレイパネル) 100、データドライバ200、スクアインドライバ300およびサステインドライバ400を備える。

【0039】PDP 100は、複数のデータ電極(アノード電極) 8、複数の走査電極(スクアイン電極) 4および複数の維持電極(サステイン電極) 5を含む。複数の

データ電極8は、画面の垂直方向に配列され、複数の走査電極4および複数の維持電極5は、画面の水平方向に配列されている。また、複数の維持電極5は、共通に接続されている。データ電極8、走査電極4および維持電極5の各文節には、放電セル12が形成され、各放電セル12が画面上の画素を構成する。なお、PDP 100の従来の構成は、図14および図15を用いて説明した。【0039】データドライバ200は、PDP 100の複数のデータ電極8に接続されている。スクアインドライバ300は、PDP 100の複数の走査電極4に接続されている。サステインドライバ400は、PDP 100の複数の維持電極5に接続されている。

【0040】データドライバ200は、書き込み期間において、図像データに応じてPDP 100の該当するデータ電極8に書き込みパルスを印加する。スクアインドライバ300は、複数の駆動回路から構成され、書き込み期間において、PDP 100の複数の走査電極4に書き込みパルスを順に印加する。これにより、該当する放電セル12において書き込み放電が行われる。

【0041】また、複数のスクアインドライバ300は、維持期間において、周期的な維持パルスをPDP 100の複数の走査電極4に印加する。一方、サステインドライバ400は、維持期間において、PDP 100の複数の維持電極5に走査電極4の維持パルスに付随して180度位相のずれた維持パルスを同時に印加する。これにより、該当する放電セル12において維持放電が行われる。

【0042】本実施例の形態において、走査電極4が第1の電極に相当し、データ電極8が第2の電極に相当し、維持電極5が第3の電極に相当し、スクアインドライバ300が電圧印加手段に相当し、データドライバ200、スクアインドライバ300およびサステインドライバ400が微弱放電発生手段、維持期間微弱放電発生手段およびランパ波形印加手段に相当する。

【0043】図2は、図1のPDP 100におけるデータ電極8、走査電極4および維持電極5の駆動電圧の一例を示すタイミング図である。

【0044】図2は、各フィールドに、各フィールドは、複数のサブフィールド、例えば8つのサブフィールドに分割される。各サブフィールド期間は、初期化期間、書き込み期間、維持期間および消去期間により構成される。各サブフィールドは、維持期間の長さが増え、各サブフィールドの点灯状態を定めることにより、例えば256階調の階調表示が行われる。なお、PDP 100の各放電セル内で安定に放電を記述するために、映像を再現するための放電とは別に、封入ガスを活性化するための放電が必要となり、この動作が初期化動作であり、その期間が初期化期間である。

【0045】まず、初期化期間の前半の初期化動作にお

いて、データドライバ20およびサステインドライバ40によりすべてのデータ電極8およびすべての維持電極5を0 (V) に保持し、すべての走査電極4となる電極5への維持電圧5に対して、放電開始電圧以下となる電圧Vp (V) から、放電開始電圧を超える電圧Vr (V) に向かって緩やかに上昇するランプ電圧がスキヤンドドライバ300により印加される。このランプ電圧が上昇する間に、すべての放電セル12において、すべての走査電極4からすべてのデータ電極8およびすべての維持電圧5にそれぞれ1回目の微弱な初期化放電が起こり、走査電極4に負の壁電圧が蓄積されるとともに、データ電極8および維持電極5に正の壁電圧が蓄積される。

[0046] 次に、初期化期間の後半の初期化動作において、サステインドライバ40によりすべての維持電極5を正電圧Vh (V) に保ち、すべての走査電極4には、すべての維持電極5に対して放電開始電圧以下となる電圧Vq (V) から放電開始電圧を超える電圧Va' (V) に向かって緩やかに降下するランプ電圧がスキヤンドドライバ300により印加される。このランプ電圧が降下する間に、再びすべての放電セル12において、すべての維持電極5からすべての走査電極4にそれぞれ2回目の微弱な初期化放電が起こり、走査電極4の負の壁電圧および維持電極5の正の壁電圧が弱められる。このとき、走査電極4とデータ電極8との間にも同時に放電が起こり、走査電極4の負の壁電圧およびデータ電極8の正の壁電圧がわずかに弱められる。以上により、初期化期間の初期化動作が終了する。

[0047] 次に、書き込み期間の書き込み動作において、スキヤンドドライバ300によりすべての走査電極4を電圧Va' (V) に保持し、その後、映像信号に絞じてオンまたはオフする書き込みパルス電圧Vw (V) がデータドライバ20により各データ電極8に印加され、この書き込みパルスに同期して複数の走査電極4に負の走査パルス電圧Va' (V) がスキヤンドドライバ300により順に印加される。このとき、表示すべき放電セルに対応するデータ電極8と走査電極4との間の電圧は、書き込みパルス電圧Vw (V) と電圧Va' (V) (絶対値) とを加算した電圧に初期化期間に走査電極4とデータ電極8のそれぞれに蓄積された壁電圧が、さらに加算されたものとなる。したがって、データ電極8と走査電極4との間および維持電極5と走査電極4との間に書き込み放電が起こり、走査電極4に正の壁電圧が蓄積され、維持電極5に負の壁電圧が蓄積され、データ電極8に負の壁電圧が蓄積される。

[0048] このように、本実施の形態では、スキヤンドドライバ300により書き込み期間に走査電極4に印加されるローレベル電圧Va' (V) を0 (V) すなわち以下に説明する維持期間のローレベル電圧Va (V) より低く設定しているため、初期化期間に印加する電圧V

r (V) を低下させることができ、黒表示の視認性を低下させることができる。

[0049] 次に、維持期間において、すべての走査電極4には、電圧Va' (V) から維持パルス電圧Vm (V) に向かって緩やかに上昇するランプ電圧を有する電圧がスキヤンドドライバ300により印加され、サステインドライバ40により維持電極5は0 (V) に一旦戻される。このとき、書き込み放電を起こした放電セルにおける走査電極4と維持電極5との間の電圧は、維持パルス電圧Vm (V) に書き込み期間において蓄積された走査電極4の正の壁電圧および維持電極5の負の壁電圧を加算されたものとなる。このため、書き込み放電を起こした放電セルにおいて、走査電極5と維持電極5との間に維持放電が起こり、この維持放電を起こした放電セルにおける走査電極4に負の壁電圧が蓄積され、維持電極5に正の壁電圧が蓄積される。

[0050] 続いて、スキヤンドドライバ300によりすべての走査電極4の電圧が維持パルス電圧Vm (V) から電圧Va (V) (接地電位) に戻され、サステインドライバ40によりすべての維持電極5に正の維持パルス電圧Vm (V) が印加されると、維持放電を起こした放電セルにおける維持電極5と走査電極4との間の電圧は、維持パルス電圧Vm (V) に直前の維持放電により蓄積された走査電極4の負の壁電圧および維持電極5の正の壁電圧を加算されたものとなる。このため、この維持放電を起こした放電セルにおいて、維持電極5と走査電極4との間に維持放電が起こり、以降、スキヤンドドライバ300およびサステインドライバ40により維持パルス電圧Vm (V) を走査電極4と維持電極5とに交互に印加し、維持放電が継続して行われる。

[0051] 一方、書き込み期間において書き込み放電が発生しなかった放電セルでは、維持期間の初期の壁電圧の状態は、初期化期間中に形成された壁電圧の状態とほぼ等しい。このとき、図16に示すように従来のようにステッピング放電で維持パルス電圧Vm (V) が印加されると、初期化期間に制御できなかった壁電圧が存在すると、初期化期間では、維持パルス電圧Vm (V) と初期化期間に形成された壁電圧とを加算した電圧が放電開始電圧以上となり、走査電極4とデータ電極8との間で放電が起こり、この放電がきっかけとなって、またはデータ電極8をかきず直接に、走査電極4と維持電極5との間で維持放電が起こり、誤放電が発生する。

[0052] しかしながら、本実施の形態では、走査電極4には、維持期間の最初の維持パルスとして、電圧Va' (V) から維持パルス電圧Vm (V) に向かって緩やかに上昇するランプ電圧による維持パルスが印加されているため、書き込みが行われていない走査電極4とデータ電極8との間およびこの走査電極4と対応する維持電極5との間で微弱な放電が発生し、過剰な壁電荷が除去される。したがって、維持期間の最初の維持パルス以

降の維持パルスがステッピング放電で印加されても、走査電極4、維持電極5およびデータ電極8には過剰な壁電圧が形成されないため、維持パルス電圧Vm (V) に各電極の壁電圧を加算した電圧が放電開始電圧以上になることはなく、誤放電が発生しない。

[0053] なお、上記の微弱な放電では、非常に弱い発光が発生しないため、黒表示の輝度レベルが上昇せず、表示画面のコントラストを悪化させることがない。この点に関しては、以下の各実施の形態で用いる微弱な放電も同様である。

[0054] 最後に、消去期間において、サステインドライバ40によりすべての維持電極5に0 (V) から電圧Va (V) に向かって緩やかに上昇するランプ電圧を印加すると、維持放電を起こした放電セルにおいて、走査電極4と維持電極5との間の電圧は、維持期間の最終時点における走査電極5の負の壁電圧および維持電極5の正の壁電圧がこのランプ電圧に加算されたものとなる。このため、維持放電を起こした放電セルにおいて、維持電極5と走査電極4との間に微弱な消去放電が起こり、走査電極4の負の壁電圧と維持電極5の正の壁電圧とが弱められて維持放電が停止する。一方、維持放電が行われていない放電セルでは、維持期間の第1の維持パルスのランプ電圧により過剰な壁電圧が除去されているため、消去放電は行われない。

[0055] 次に、図2に示す維持期間のランプ電圧を発生させるランプ電圧発生回路について説明する。図3は、図2に示す維持期間のランプ電圧を発生するランプ電圧発生回路の一例の構成を示す回路図である。

[0056] 図3のランプ電圧発生回路は、図1に示すスキヤンドドライバ300内に具備され、抵抗R1〜R4、コンデンサC1、可変抵抗器VR1およびFET (電界効果型トランジスタ、以下、トランジスタと称す) Q1を含む。

[0057] 図3に示すランプ電圧発生回路は、図示のように各素子が接続されてトランジスタQ1のゲート・ドレイン間にコンデンサC1が接続されたミラー積分回路として動作し、維持期間の最初の維持パルスとして、電圧Va' (V) から維持パルス電圧Vm (V) に向かって緩やかに上昇するランプ電圧を出力するものである。また、図3に示すランプ電圧発生回路は、PDP100の特性のばらつき等によりランプ電圧の傾きの最適値が異なるため、傾き調整を行ったり、また、回路電源のばらつき補償、温度補償等の各種補償を行うものである。

[0058] なお、ランプ電圧発生回路としては、図3に示す例に特に限定されず、種々のランプ電圧発生回路を用いることができる。また、ランプ電圧の傾きは、使用するPDPの特性等に応じて設定される。

[0059] 上記のように、本実施の形態では、維持期

間におけるローレベル電圧Va (V) より低いローレベル電圧Va' (V) が書き込み期間において走査電極4に印加され、初期化期間に印加する電圧Vr (V) を低下させることができる。また、維持期間に走査電極4に印加する第1の維持パルスを電圧Va' (V) から維持パルス電圧Vm (V) まで緩やかに上昇するランプ電圧により構成しているため、書き込み放電が行われた放電セルでは通常の維持放電が起こり、書き込み放電が行われていない放電セルでは走査電極4と維持電極5との間および走査電極4とデータ電極8との間に微弱な放電が発生し、書き込み期間において書き込み放電が行われていない放電セルの過剰な壁電圧を除去することができる。したがって、黒表示の視認性を低下させることができる。とともに、書き込みが行われていない電極間の誤放電を抑制することができる。

[0060] なお、図2では、維持期間の最初の維持パルスとして、電圧Va' (V) から電圧Vm (V) までランプ電圧により走査電極4に印加する電圧を上昇させているが、上記の例に特に限定されず、微弱放電を発生させることができれば、種々の波形を用いることができる。例えば、放電開始電圧が電圧Vm (V) より低い電圧のときは、その電圧を超えるところまでランプ電圧で上昇させるようにしてもよい。

[0061] (第2の実施の形態) 次に、本発明の第2の実施の形態によるプラズマディスプレイ装置についての図面を参照しながら説明する。図4は、本発明の第2の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

[0062] 図4に示すプラズマディスプレイ装置と、図1に示すプラズマディスプレイ装置とで異なる点は、スキヤンドドライバ300がスキヤンドドライバ300aに変更された点であり、その他の点は図1に示すプラズマディスプレイ装置と同様であるため、同一部分には同一符号を付し、以下異なる点についてのみ詳細に説明する。

[0063] スキヤンドドライバ300aは、維持期間において走査電極4に印加される最初の維持パルスとして、ランプ電圧ではなく、CR充電波形により立ち上がるパルスを出力する。本実施例の形態において、スキヤンドドライバ300aが電圧印加手段に相当し、データドライバ200、スキヤンドドライバ300aおよびサブステインドライバ400が微弱放電発生手段、維持期間微弱放電発生手段および充放電波形印加手段に相当し、その他の点は第1の実施の形態と同様である。

[0064] 図5は、図4のPDP100におけるデータ電極8、走査電極4および維持電極5の駆動電圧の一例を示すタイミング図である。

[0065] 図5に示すように、走査電極4には、維持期間において、最初の維持パルスとして、CR充電波形により電圧Va' (V) から電圧Vm (V) まで上昇するパルスが用いられる。この場合、初期化期間に形成さ

れた駆電圧と走査電圧4に印加される電圧とを加算した電圧が放電開始電圧より低い期間は、CR充電電圧の急峻な立ち上がり部分を利用し、それ以上の電圧にするなら放電開始電圧を越える電圧を印加する部分には、CR充電電圧の緩やかな立ち上がり部分を利用し、緩やかに電圧を上昇させている。

【0066】したがって、本実施の形態では、走査電圧4には、維持期間の最初の維持パルスとして、電圧V_a' (V) から維持パルス電圧V_m (V) に向かって緩やかに上昇するCR充電電圧による維持パルスが印加されているため、書き込みが行われていない走査電圧4とデータ電圧8との間およびこの走査電圧4と対応する維持電圧5との間で微弱的な放電が発生し、過剰な駆電圧が除去される。この結果、維持期間の最初の維持パルス以降の維持パルスがステッピング波形で印加されても、走査電圧4、維持電圧5およびデータ電圧8には過剰な駆電圧が形成されていないため、維持パルス電圧V_m (V) に各電極の駆電圧を加算した電圧が微弱的な電圧以上になることはなく、誤放電は発生しない。なお、その他の動作は、第1の実施の形態と同様である。

【0067】次に、図5に示す維持期間のCR充電電圧発生を発生させるCR充電電圧発生回路について説明する。図6は、図5に示す維持期間のCR充電電圧発生するCR充電電圧発生回路の一例の構成を示す回路図である。

【0068】図6に示すCR充電電圧発生回路は、図4に示すスキャンドライバ300a内に具備され、抵抗R7、R8およびトランジスタQ2を含む。

【0069】トランジスタQ2の一端は、電圧V_m (V) を受ける抵抗R8に接続され、他端はPDP100すなわち走査電圧4と接地端子との容量に相当するパナール容量C_{pa}に接続され、そのゲートは抵抗R7と接線される。したがって、抵抗R8とPDP100すなわちパナール容量C_{pa}とによるCR充電電圧が出力される。なお、パナール容量C_{pa}にはある程度ばらつきはあるものの、パナール容量C_{pa}が最も小さくなる場合に必要なる条件を満たすように抵抗R8の抵抗値を予め選定し、かつ書き込み期間の終了から維持期間の最初の維持パルスの立ち上がり終了までの期間を十分にとることにより、第1の実施の形態と同様に微弱的な放電を発生させることができる。

【0070】上記のように、本実施の形態では、第1の実施の形態と同様の効果を得ることも、CR充電電圧を用いて、回路構成を簡略化することができ、回路のコストを低減することができる。

【0071】なお、上記の説明では、CR充電電圧を用いたが、上記の例に特に限定されず、微弱的放電を発生させることができ、種々の波形を用いることができ、例えば、立ち下がり時に微弱的な放電を発生させる場合は、CR充電電圧を用いることにより上記と同様の効果を得

ることができ、

【0072】(第3の実施の形態) 次に、本発明の第3の実施の形態によるプラズマディスプレイ装置について図面を参照しながら説明する。図7は、本発明の第3の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

【0073】図7に示すプラズマディスプレイ装置と図1に示すプラズマディスプレイ装置とで異なる点は、スキャンドライバ300がスキャンドライバ300bに変更され、サステインドライバ400がサステインドライバ400aに変更された点であり、その他の点は図1に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる点についてのみ詳細に説明する。

【0074】図8は、図7に示すスキャンドライバ300bに用いられるスキャンドライバ回路の構成を示す回路図である。なお、図7に示すスキャンドライバ300bは、図8に示すスキャンドライバ回路が走査電圧4ごとに駆けられたものである。

【0075】図8に示すスキャンドライバ回路は、トランジスタQ11〜Q21、コンデンサC11〜C15、回収コイルL11、ダイオードD11〜D14、電圧V13、V14およびドライバ回路DIを含む。

【0076】コンデンサC11は、ノードN11と接地端子との間に接続される。トランジスタQ11およびダイオードD11は、ノードN11とノードN12との間に直列に接続され、ダイオードD12およびトランジスタQ12は、ノードN12とノードN13との間に直列に接続される。トランジスタQ11のゲートには制御信号S11が入力され、トランジスタQ12のゲートには制御信号S12が入力される。回収コイルL11は、ノードN12とノードN13との間に接続される。

【0077】トランジスタQ13は、電圧端子V11とノードN13との間に接続され、そのゲートには制御信号S13が入力される。電圧端子V11は電圧V_m (V) を受ける。トランジスタQ14は、ノードN13と接地端子との間に接続され、そのゲートには制御信号S14が入力される。トランジスタQ15は、電圧端子V12とノードN13との間に接続され、そのゲートには制御信号S15が入力される。電圧端子V12は電圧V_m/2 (V) を受ける。

【0078】電圧V13およびダイオードD13は、接地端子とノードN14との間に直列に接続される。電圧V13は電圧V_r (V) を出力する。コンデンサC12は、ノードN14とノードN13との間に接続される。トランジスタQ16は、ノードN14とノードN16との間に接続され、そのゲートには制御信号S16が入力される。コンデンサC13は、トランジスタQ16のゲートとノードN15との間に接続される。トランジスタQ17は、ノードN15とノードN13との間に接続され、その

のゲートには制御信号S17が入力される。

【0079】トランジスタQ18は、ノードN15とノードN16との間に接続され、そのゲートには制御信号S18が入力される。トランジスタQ19は、ノードN16と電圧端子V16との間に接続され、そのゲートには制御信号S19が入力される。コンデンサC14は、トランジスタQ19のゲートとノードN17との間に接続される。電圧端子V16は電圧V_a' (V) を受ける。

【0080】電圧V14およびダイオードD14は、電圧端子V15とノードN17との間に直列に接続される。電圧V14は電圧V_a' (V) を出力し、電圧端子V15は電圧V_a' (V) を受ける。コンデンサC15は、ノードN17とノードN16との間に接続される。トランジスタQ20は、ノードN17とノードN18との間に接続され、そのゲートには制御信号S20が入力される。トランジスタQ21は、ノードN18とノードN16との間に接続され、そのゲートには制御信号S21が入力される。

【0081】ドライバ回路DIの入力側は、ノードN18およびノードN16に接続され、出力側はPDP100すなわち走査電圧4と接地端子との容量に相当するパナール容量C_{pa}に接続される。なお、制御信号S11〜S21は、垂直同期信号および水平同期信号等を基にスキャンドライバ300b内で発生する信号であり、制御信号S11〜S21によりトランジスタQ11〜Q21のオン/オフ状態が制御される。

【0082】図9は、図7に示すサステインドライバ400aの構成を示す回路図である。図9に示すサステインドライバ400aは、トランジスタQ31〜Q36、ダイオードD31〜D34、コンデンサC31、C32および回収コイルL31を含む。

【0083】コンデンサC31は、ノードN31と接地端子との間に接続される。トランジスタQ31およびダイオードD31は、ノードN31とノードN32との間に直列に接続される。ダイオードD32およびトランジスタQ32は、ノードN32とノードN31との間に直列に接続される。トランジスタQ33のゲートには制御信号S31が入力され、トランジスタQ32のゲートには制御信号S32が入力される。回収コイルL31は、ノードN32とノードN33との間に接続される。

【0084】ダイオードD33およびトランジスタQ33は、電圧端子V31とノードN33との間に直列に接続され、トランジスタQ33のゲートには制御信号S33が入力される。電圧端子V31は電圧V_m (V) を受ける。トランジスタQ34は、ノードN33と接地端子との間に接続され、そのゲートには制御信号S34が入力される。ダイオードD34は電圧端子V31と電圧端子V32との間に接続される。トランジスタQ35は、電圧端子V32とノードN33との間に接続され、そのゲートには制御信号S35が入力される。電圧端子V3

2は電圧V_h (V) を受ける。コンデンサC32は、トランジスタQ35のゲートとノードN31に接続される。【0085】トランジスタQ36は、電圧端子V33とノードN33との間に接続され、そのゲートには制御信号S36が入力される。電圧端子V33は電圧V_m/2 (V) を受ける。ノードN33は、PDP100すなわち維持電圧5と接地端子との間の全容量に相当するパナール容量C_{pa}に接続される。なお、制御信号S31〜S36は、垂直同期信号および水平同期信号等を基にスキャンドライバ400a内で発生する信号であり、制御信号S31〜S36によりトランジスタQ31〜Q36のオン/オフ状態が制御される。

【0086】本実施例の形態において、走査電圧4が第1の電圧に相当し、データ電圧8が第2の電圧に相当し、維持電圧5が第3の電圧に相当し、スキャンドライバ300bが電圧印加手段に相当し、スキャンドライバ300bおよびサステインドライバ400aが微弱的放電発生手段および第1の微弱的放電発生手段に相当する。【0087】図10は、図7のPDP100におけるデータ電極8、走査電極4および維持電極5の駆動電圧の一例を示すタイミング図である。

【0088】図10に示すように、各フィールドは、複数のサブフィールド、例えば8つのサブフィールドに分割される。各サブフィールドは、初期化期間、書き込み期間および維持期間により構成される。各サブフィールドは、維持期間の長さが異なり、各サブフィールドの点灯状態を変えることにより、例えば256段階の階調表示が行われる。

【0089】なお、本実施の形態では、初期化回数を減らすために、第1のサブフィールド以外のサブフィールドでは、初期化期間における初期化動作の一部が直前のサブフィールドの維持期間における維持動作と同時に行われるように構成され、それゆえ、消去期間が設けられていない。すなわち、第1のサブフィールドでは、初期化期間として、第1の実施の形態と同様の初期化期間を用いているが、第2のサブフィールド以降の各サブフィールドでは、初期化期間の一部を用いた疑似初期化期間を用い、初期化回数を削減している。

【0090】まず、第1のサブフィールドにおける初期化期間の前半の初期化動作において、データドライバ200によりすべてのデータ電極8を0 (V) に保持し、サステインドライバ400aのトランジスタQ34がオンしてすべての維持電極5を0 (V) に保持する。このとき、スキャンドライバ300bのトランジスタQ1、Q17、Q18、Q21がオンし、さらにトランジスタQ13がオンし、各走査電極4の電圧が、ドライバ回路DIを介して回収コイルL11とパナール容量C_{pa}とのLC共振によりすべての維持電極5に付与して放電開始電圧以下となる電圧V_m (V) まで上昇する。【0091】その後、スキャンドライバ300bのトラ

【0104】このように、本実施例の形態では、スクヤ
ンドライバ300bにより第1のサブフィールドの初期
化期間に走査電圧4に印加されるローレベル電圧 V_{a1}

【0111】このように、本実施の形態では、各フィールドの最後のサブフィールドの維持期間と次のフィールド

ドの初期化期間と間に疑似サブフィールド期間を設け、走査電極4に電圧 $V_{a'}$ (V) に向けて緩やかに降下するランパ波形を印加し、維持電極5を V_H (V) に保持することにより、維持電極5と走査電極4との間に微弱な放電が生じないよう、走査電極4および維持電極5の駆動電圧を調整することができ、したがって、本実施の形態でも、黒表示の検出性を低下させるとともに、書き込みが行われていない電極での誤放電を抑制することができる。

【0112】なお、上記の説明では、ランパ波形を用いたが、上記の例に特に限定されず、微弱放電を発生させることができれば、種々の波形を用いることができ、例えば、第2の実施の形態と同様にCR充電波形を用いてもよい。

【0113】(第4の実施の形態) 次に、本発明の第4の実施の形態によるプラズマディスプレイ装置について図面を参照しながら説明する。図12は、本発明の第4の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

【0114】図12に示すプラズマディスプレイ装置と図7に示すプラズマディスプレイ装置とで異なる点は、データドライバ200がデータドライバ200aに変更された点であり、その他の点は図7に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる点についての詳細に説明する。

【0115】データドライバ200aは、疑似サブフィールド期間においてすべてのデータ電極8に電圧 V_W (V) を印加する。本実施の形態において、データドライバ200aおよびスキャンドライバ300bが第2のフィールド期間に相当し、その他の点は第3の実施の形態と同様である。

【0116】図13は、図12のPDP100における第1および第2のフィールド間のデータ電極8、走査電極4および維持電極5の駆動電圧の一例を示すタイミング図である。

【0117】図13に示すように、第1のフィールドの最後のサブフィールドの維持期間と第2のフィールドの最初のサブフィールドの初期化期間との間に疑似サブフィールド期間を設けている。なお、この疑似サブフィールド期間の走査電極4および維持電極5に印加される電圧およびその動作は、第3の実施の形態と同様である。

【0118】ここで、第2のフィールドの最初のサブフィールドの初期化動作に注目する。この初期化期間では、走査電極4が高電圧になり、走査電極4は電子が降り注がれる際すなわちアノードとして働き、一方、データ電極8の電圧は0 (V) であり、データ電極8は電子を降り注ぐ側すなわちカソードとして働く。一般に、データ電極8をカソードとした時の放電開始電圧は、アノードとしたときの放電開始電圧より大きい。このため、初期化期間の直前に、走査電極4をカソード、データ電

極8をアノードとして放電させて、放電ガスを活性化させることにより、初期化期間に走査電極4へ印加する電圧を低い値にすることができ、しかも誤放電を起こさない安定な書き込みを行うことができる。

【0119】このため、本実施の形態では、疑似サブフィールド期間によって上記の状態を実現している。すなわち、初期化期間の直前に、スキャンドライバ300bにより走査電極4の電圧をランパ波形により電圧 $V_{a'}$ (V) に向かって緩やかに立ち下げ、データドライバ200aによりデータ電極8の電圧を書き込みパルス電圧 V_W (V) に保持することにより、走査電極4をカソード、データ電極8をアノードとして走査電極4とデータ電極8との間に微弱な放電を発生させている。

【0120】なお、各電圧は、 $V_{a'}$ (V) + V_W (V) + データ電極8の駆動電圧 (走査電極4に蓄積された駆動電圧をGNDとし、それを基準にデータ電極8に蓄積された駆動電圧) > 放電開始電圧を満たすように設定しておく。このとき、データ電極8の電圧を0 (V) に固定しておく。このため、本実施の形態では、上記の電極8との間の放電開始電圧と同程度に大きな負電圧にし、なお、疑似初期化期間の波形と共用できず、新たな回路が必要になる。このため、本実施の形態では、上記のように、データ電極8の電圧をデータドライバ200aにより書き込みパルス電圧 V_W (V) に保持し、大きな負電圧の印加を不要にしている。したがって、疑似サブフィールド期間の波形を他のサブフィールドの初期化期間および疑似初期化期間の波形と共用することができ、新たな回路を用いる必要がなく、回路構成が簡略化される。

【0121】このように、本実施の形態では、第3の実施の形態と同様の効果が得られるとともに、初期化期間の前に走査電極4をカソードおよびデータ電極8をアノードとして放電を起こさせることにより、パネル内の封入ガスが活性化された状態になり、初期化期間中に安定した駆動電圧を形成しやすくなることも、誤放電を防ぐことができる。

【0122】
【発明の効果】 本発明によれば、維持期間におけるローレベル電圧より低いローレベル電圧が書き込み期間において第1の電極に印加され、初期化期間終了後から次のサブフィールドまでの間に第1の電極と第3の電極との間の電圧を徐々に変化させて第1の電極と第3の電極との間に微弱放電を発生させているので、黒表示の検出性を低下させるとともに、書き込みが行われていない電極での誤放電を抑制することができる。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図

【図2】 図1のPDPにおけるデータ電極、走査電極お

よび維持電極の駆動電圧の一例を示すタイミング図

【図3】 図2に示す維持期間のランパ波形を発生するランパ波形発生回路の一例の構成を示す回路図

【図4】 本発明の第2の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図

【図5】 図4のPDPにおけるデータ電極、走査電極および維持電極の駆動電圧の一例を示すタイミング図

【図6】 図5に示す維持期間のCR充電波形を発生するCR充電波形発生回路の一例の構成を示す回路図

【図7】 本発明の第3の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図

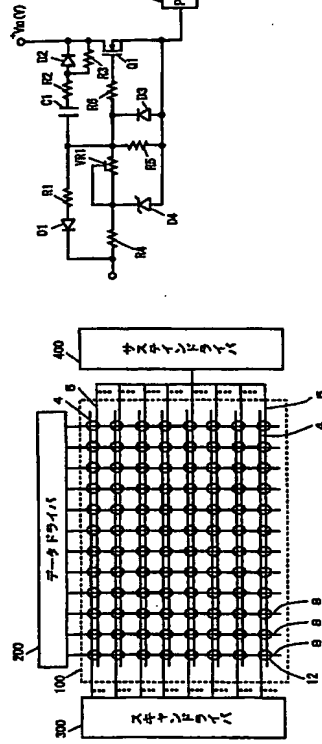
【図8】 図7に示すスキャンドライバに用いられるスキャンドライバ回路の構成を示す回路図

【図9】 図7に示すスキャンドライバの構成を示す回路図

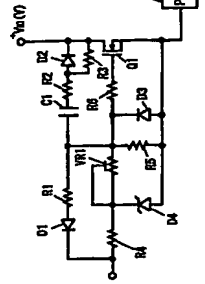
【図10】 図7のPDPにおけるデータ電極、走査電極および維持電極の駆動電圧の一例を示すタイミング図

【図11】 図10に示す駆動電圧のうち第1および第2のフィールド間の駆動電圧の一例を示すタイミング図

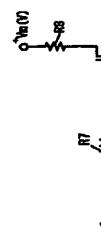
【図1】



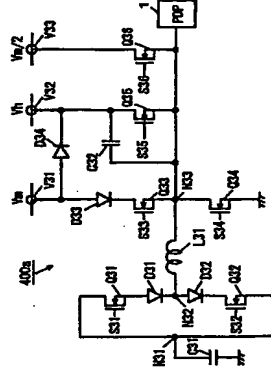
【図3】



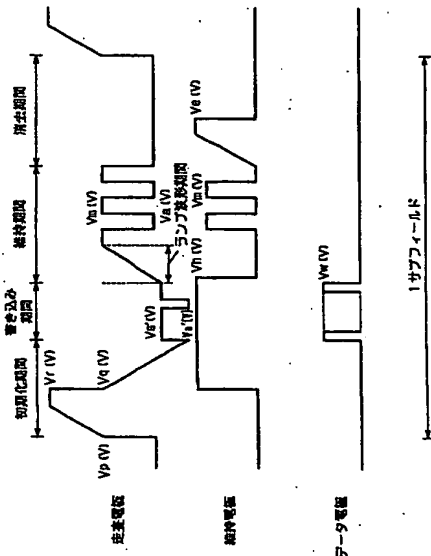
【図6】



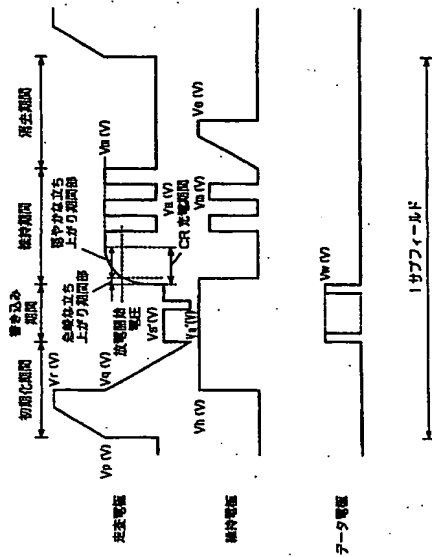
【図9】



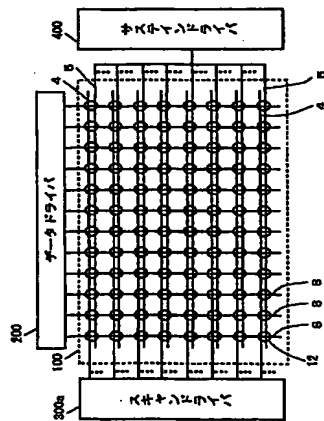
【図2】



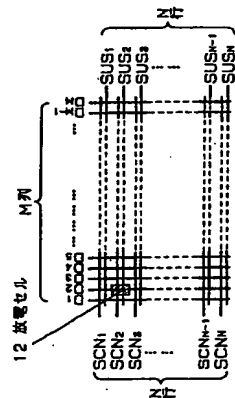
【図5】



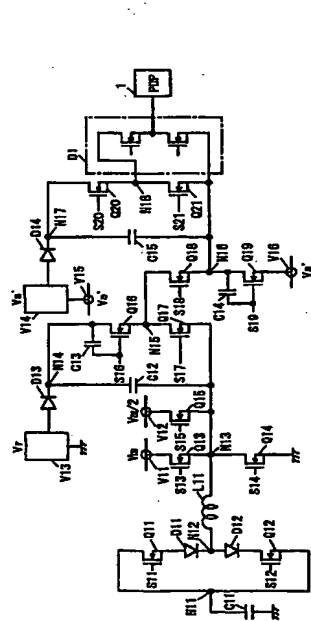
【図4】



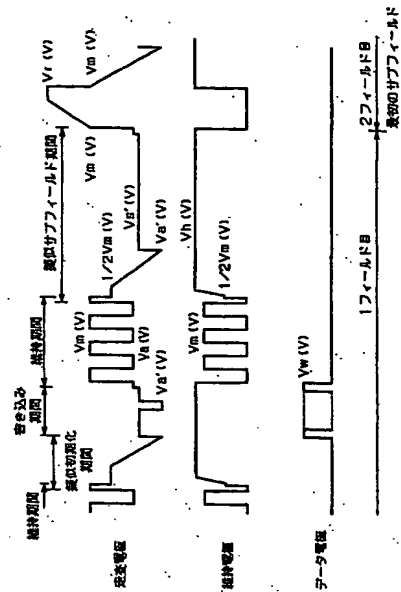
【図15】



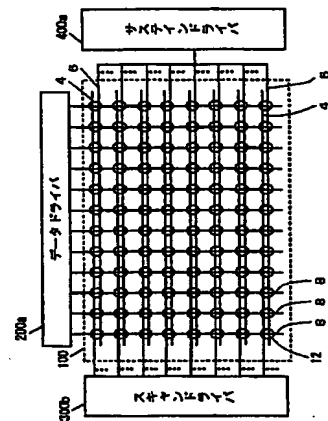
【図8】



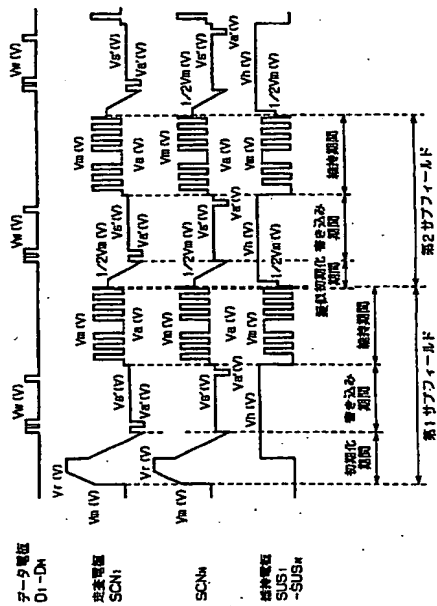
【図11】



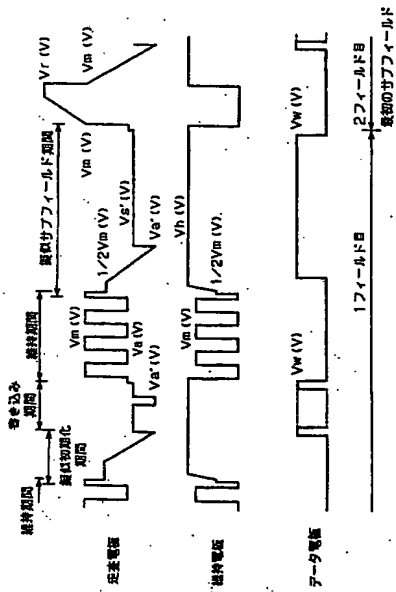
【図12】



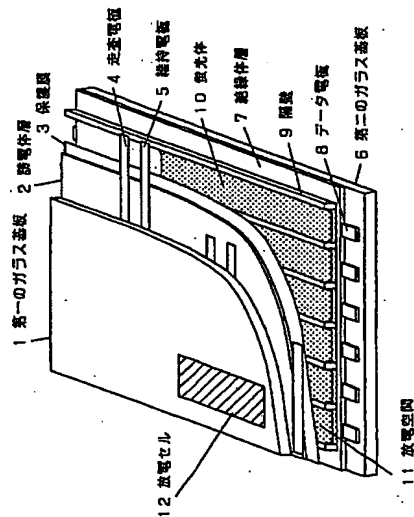
【図10】



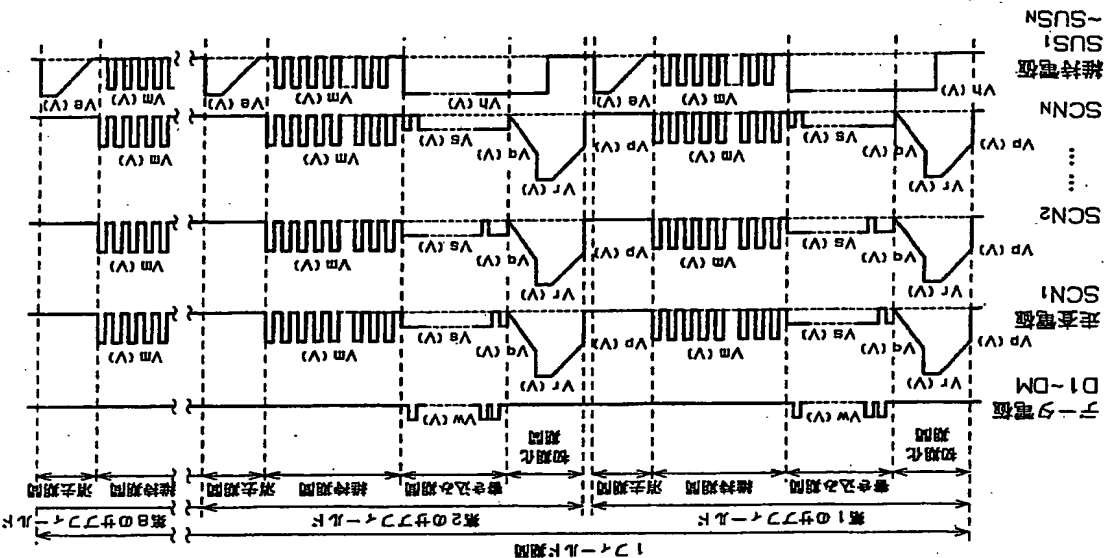
【図13】



【図14】



【図16】



フロントページの続き

(72) 発明者 小川 肇司
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 5C080 AA05 BB05 DD09 DD30 EE29
FF12 GG12 HH02 HH04 JJ02
JJ03 JJ04 JJ06